UNIDAD 4

Algebra de Boole

Introducción a la unidad

La tecnología nos permite construir compuertas digitales a través de transistores y mediante las compuertas diseñamos los circuitos digitales empleados en las computadoras. Sin embargo el empleo de esta tecnología no determina por si sola la aparición de las computadoras como procesadores de información, es necesaria la aplicación de principios lógicos y algebraicos que nos permitan manipular, con rigor matemático, variables mediante dispositivos electrónicos. La forma como las computadoras realizan operaciones lógicas es mediante el álgebra de Boole aplicada a los circuitos electrónicos. El álgebra booleana es importante pues permite la sistematización y representación matemática del funcionamiento de los circuitos electrónicos digitales. La sistematización del estudio de los circuitos electrónicos digitales ha tenido tres momentos importantes:

- En 1854 George Boole presentó un tratamiento sistemático de la lógica binaria en su libro *Investigación sobre las leyes del pensamiento*.
- En 1904 Edward Vermilye Huntington presentó una serie de postulados algebraicos para determinar formalmente los sistemas algebraicos.
- En 1938 Claude E. Shannon demostró que los circuitos digitales electrónicos pueden modelarse formalmente utilizando el algebra de Boole.

Para entender el funcionamiento de las computadoras, es necesario entender los principios, axiomas, teoremas y postulados del álgebra que nos interesa. El presente capítulo esta dividido en tres temas: principios de electrónica binaria y álgebra booleana; propiedades fundamentales y tercero, técnicas de minimización de funciones. En el primero se establecen los elementos de funcionamiento de circuitos digitales; en el segundo se establecen formalmente los axiomas y postulados que le dan forma y estructura matemática al álgebra de Boole. En el último tema, se presentan las dos principales formas de minimizar funciones booleanas que son manipulación algebraica y mapas de Karnaugh.

Es importante aclarar que múltiples problemas y procesos del funcionamiento de circuitos digitales se pueden modelar mediante estas funciones y que para su diseño eficiente, estas deben representarse en muchas ocasiones en su forma mínima, por lo el proceso de minimización adquiere relevancia. En el último tema abordaremos estas formas de minimización y otras formas de representación de funciones booleanas.

Objetivo particular de la unidad

- Explicar por qué el álgebra booleana cumple con los postulados de Huntigton como una estructura algebraica.
- Aplicar los axiomas y postulados del algebra de Boole para minimizar funciones booleanas.
- Comprender y aplicar los conceptos de los mapas de Karnaugh en la minimización de funciones.

LO QUE SÉ

Completa el siguiente cuadro, con respecto a cada uno de los conceptos que se te indican.

Concepto	Lo que sé	Lo que quiero aprender
Algebra binaria		
Teoremas		
Axiomas		
Diagramas de Venn		
Tablas de verdad		
Funciones boooleanas		
Complemento de una función		

Descarga el siguiente cuadro para completarlo, una vez que lo tengas listo presione el botón **Examinar.** Localice el archivo, ya seleccionado, presione **Subir este archivo** para guardarlo en la plataforma.

Temas de la unidad IV

Resumen de la unidad

Inicialmente se presentaron los elementos y axiomas del algebra de Boole:

Para el álgebra booleana, el conjunto de valores es el conjunto que contiene los elementos cero y uno. Las operaciones definidas son AND, OR y NOT.

OR	El operador OR (O) designado también como + es la representa la operación de “suma binaria” no es una suma en el sentido aritmético, sino lógico. C=A + B significa que la variable C será válida cuando alguna de las dos variables A o B sean válidas.
AND	El operador AND (Y) designado también como es la representación de la multiplicación “binaria” lógica. C es válida cuando las dos variables A y B (ambas) sean válidas.
NOT	El operador lógico NOT (negación) significa que *b* es igual a *a* negada. O bien que cuando *a* es falsa, *b* es cierta.

Los axiomas del álgebra booleana son:

Cerradura. Para los operadores binarios AND y OR

La ley asociativa la cual no se establece en los postulados de Huntington, sin embargo si se cumple en el álgebra booleana.

Ley conmutativa.

La ley distributiva de + sobre . no se cumple en el álgebra ordinaria y sí en la booleana.

El álgebra de Boole no posee elementos inversos aditivos o multiplicativos, por lo que no existe la operación de resta o multiplicación.

Existencia de elementos identidad e inverso, este último define los elementos llamados complementos, los cuales no existen en el álgebra ordinaria.

Los elementos del algebra ordinaria están dentro del conjunto de los números reales, mientras que los elementos del álgebra booleana sólo son el uno y el cero.

Los principales teoremas del álgebra booleana son:

Idempotencia, de absorción, leyes de DeMorgan, teorema de adyacencia y teorema de dualidad. Estos teoremas nos permiten la manipulación de funciones, por ejemplo para encontrar funciones complementos.

Las funciones booleanas se pueden representar de varias formas: tablas de verdad, canónica, normalizada, mínima, como suma de productos y como producto de sumas. La manipulación algebraica nos permite transformar una presentación en otra de acuerdo a las condiciones del problema. Sin embargo el manejo algebraico siempre representa un proceso laborioso y a veces complicado. Para minimizar funciones se pueden emplear los mapas de Karnaugh que son una aplicación sistemática del teorema de adyacencia a partir de una representación gráfica de funciones basada en los diagramas de Venn. De esta manera la minimización de funciones es una tarea más sencilla. Es importante entender a los mapas de karnaugh como una forma más de representar funciones boolenas.

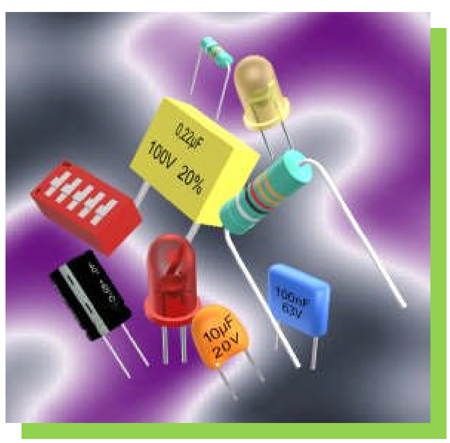
Tema 1. Principios de electrónica básica

Objetivo del tema

Describir la relación entre los componentes básicos (compuertas digitales) de un sistema digital y el álgebra de Boole como un grupo algebraico. Así como describir mediante tablas de verdad y diagramas tiempo-señal el comportamiento de estos circuitos.

Desarrollo

La electrónica se dedica al análisis y síntesis de circuitos electrónicos. La electrónica se puede dividir en tres áreas: Analógica, Digital e Industrial. La Electrónica Digital es aquella que trabaja con señales eléctricas discretas, esta señal únicamente tiene dos valores: cero (“0”) lógico y uno (“1”) lógico. La electrónica digital es la herramienta principal para el diseño y construcción de algunas unidades que constituyen una computadora digital, por ejemplo, el decodificador, el multiplexor, la unidad aritmética-lógica, etc., (ver unidad 5) y en el diseño de circuitos secuenciales basados en flip-flops, (ver unidad 6).



Lógica binaria	La electrónica digital utiliza dos estados: cero “0” lógico o uno “1” lógico. A la vez que dicha electrónica trabaja de dos formas:
Lógica Positiva	La Lógica positiva define al “0” lógico como falso y al “1” como verdadero.
Lógica Negativa	La Lógica negativa define al “0” lógico como verdadero y al”1” como falso.

ACTIVIDAD 1

Consulta el capítulo 1 Tema 8 del libro **Lógica digital y diseño de computadores**(ANEXO 1) (PP 26-32) y la presentación electrónica de **Lógica binaria.(**ANEXO 2)

Una vez que hayas revisado la información elabora una gráfica de tiempo para las opciones

x ________________

y ________________

f=xy+x ____________

Compara las líneas de tiempo. En este caso se observa que la salida f es igual al valor de la variable x.

Realiza tu actividad en un procesador de textos, guárdala en tu computadora y una vez concluida, presiona el botón **Examinar.** Localiza el archivo, ya seleccionado, presiona **Subir este archivo** para guardarlo en la plataforma.

Bibliografía básica

Autor	Capítulo	Páginas

Sitios electrónicos

Sitio	Descripción

Tema 2. Propiedades fundamentales del álgebra de Boole

Objetivos del tema

Reconocer los principios algebraicos que sustentan el Álgebra booleana con rigor matemático. Así como explicar los principales teoremas y leyes de este grupo algebraico y su aplicación a la electrónica digital.

Desarrollo

El álgebra de Boole es la técnica matemática empleada en el estudio de problemas de naturaleza lógica. Con el desarrollo de las computadoras, el empleo del álgebra de Boole se ha incrementado en el campo de la electrónica digital hasta alcanzar la posición que actualmente ocupa, siendo utilizada por los ingenieros como ayuda para el diseño y construcción de circuitos lógicos combinacionales y/o secuenciales. En el campo de las computadoras, el álgebra de Boole se emplea para describir circuitos cuyo estado puede caracterizarse por 0 ó 1. Los signos lógicos 1 ó 0 pueden ser los números base del sistema de numeración binario. También pueden identificarse con las condiciones de “abierto” o ”cerrado” o con las condiciones de ”verdadero” o ”falso”, que son de naturaleza binaria.

Puesto que las variables booleanas pueden adoptar dos valores y, por tanto cualquier incógnita puede ser especificada con 0 ó 1, el álgebra de Boole resultará sencilla en comparación en donde las variables son continuas.

Leyes de De Morgan

El álgebra de Boole se apoya en un conjunto de teoremas y leyes que permiten diseñar y construir circuitos combinacionales y secuenciales más sencillos. Dicho conjunto de teoremas y leyes se resumen en la tabla Teoremas de Algebra de Boole

Relación	Dual	Propiedad
$AB = BA$	$A + B = B + A$	Conmutativa
$A(B+C) = AB + AC$	$A + BC = (A+B)(A+C)$	Distributiva
$1A = A$	$0 + A = A$	Identidad
$\bar{A}A = 0$	$A + \bar{A} = 1$	Complemento
$0A = 0$	$1 + A = 1$	Teoremas del cero y el uno
$AA = A$	$A + A = A$	Idempotencia
$A(BC) = (AB)C$	$A+(B+C) = (A+B) + C$	Asociativa
$\bar{\bar{A}} = A$		Involución
$\overline{AB} = \bar{A} + \bar{B}$	$\overline{A + B} = \bar{A}\,\bar{B}$	Teorema de DeMorgan
$AB + \bar{A}C + BC = AB + \bar{A}C$	$(A+B)(\bar{A}+C)(B+C) = (A+B)(\bar{A}+C)$	Teorema del concenso
$A(A+B) = A$	$A + AB = A$	Teorema de absorción

Teoremas de Algebra de Boole

En el álgebra de Boole, una variable binaria puede adoptar el valor de cero (“0”) lógico o uno (“1”) lógico. Estos valores se relacionan con los valores de 0 y 5 Volts (lógica positiva). La asignación puede invertirse en términos de las tensiones asignadas al 0 y al 1, es decir, asigna al cero (“0”) lógico el valor de 5 Volts y al uno “1” lógico el valor de 0 Volts (lógica negativa). A fin de comprender el correcto funcionamiento de los circuitos digitales, únicamente utilizaremos los valores lógicos (“0” lógico y “1” lógico) en lugar de los valores físicos (0 Volts y 5 Volts).

Las leyes de de Morgan y los teoremas del álgebra de Boole se utilizan para reducir una función booleana, como se explicará en el tema.3. (Técnicas de minimización de funciones), a continuación daremos una breve explicación del uso de las leyes de Morgan.

Las leyes de Morgan son:

1.) $\overline{A + B + C + \ldots} = \bar{A}\ \bar{B}\ \bar{C} \ldots$

2.) $\overline{A\ B\ C \ldots} = \bar{A} + \bar{B} + \bar{C} + \ldots$

Para poder utilizar de manera correcta las leyes de Morgan se debe aplicar los siguientes pasos:

Se intercambia el operador OR (+) por el operador AND () o si es el caso intercambiar el operador AND () por el operador OR (+).

Se niegan cada una de las variables.

Se niega todo el término.

Para comprender la aplicación de los pasos mencionados anteriormente, demostraremos la segundo ley de de Morgan, únicamente para el caso de 2 variables.

$$\overline{A\ B} = \overline{A + B}$$

Intercambio del operador AND () por el operador (+) $\overline{A\ B} \;=>\; \overline{A + B}$ La negación del término en este paso se sigue conservando debido a que únicamente se intercambio el operador.
Se niega cada una de las variables $\overline{A\ B} \;=>\; \overline{\bar{A} + \bar{B}}$
Se niega todo el término $\overline{A\ B} \;=>\; \overline{\overline{\bar{A} + \bar{B}}}$

Aplicando la propiedad de involución (ver tabla 4.1) al resultado anterior

$$\overline{A\ B} \;=>\; \cancel{\overline{\overline{\bar{A} + \bar{B}}}}$$

con lo cual se obtiene el resultado

$$\overline{A\ B} = \bar{A} + \bar{B}$$

y de esta manera queda demostrado la segunda ley de de Morgan.

Finalmente, las leyes de de Morgan se pueden utilizar para cualquier número de variables, siempre y cuando se tomen dos variables a la vez.

Compuertas Lógicas

Una compuerta lógica es un dispositivo físico que implementa una función básica del álgebra de Boole. La electrónica digital utiliza tres compuertas básicas como son: la compuerta OR, AND y NOT (ver **figura Compuertas básicas(ANEXO 1)**) y a partir de estas compuertas se crean compuertas complementarias como son: NAND, NOR, OR-exclusiva y NOR-exclusiva, las cuales explicaremos a continuación:

Compuerta OR

La figura 1a. muestra el símbolo lógico, la tabla de verdad y la ecuación característica de la compuerta OR. La compuerta OR presenta en su salida un nivel alto, si cualquiera de sus entradas A o B están en nivel alto. La salida tiene un nivel bajo si todas las entradas tienen un nivel bajo o “0”.

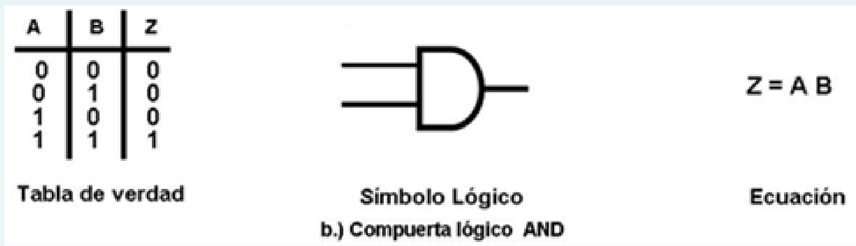


Figura 1a.

En la tabla de verdad de la figura Compuertas básicas, el dígito binario 1 representa un nivel alto de voltaje, y el dígito binario 0 un nivel bajo de voltaje.

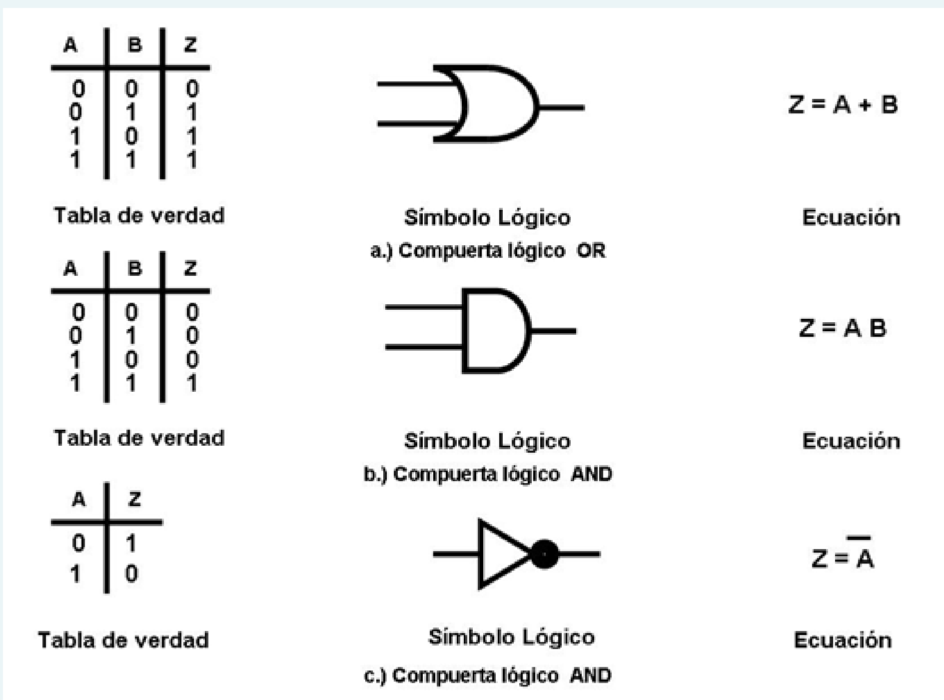


Figura Compuertas básicas

Compuerta AND

Podemos decir que la compuerta AND es un circuito en el cual la salida será un nivel alto solamente cuando todas las entradas se encuentren en el nivel alto. La salida es un nivel bajo si cualquiera de las entradas (A o B) está en nivel bajo. La **figura 1b**. muestra el símbolo lógico, su tabla de verdad y su ecuación característica de dicha compuerta.

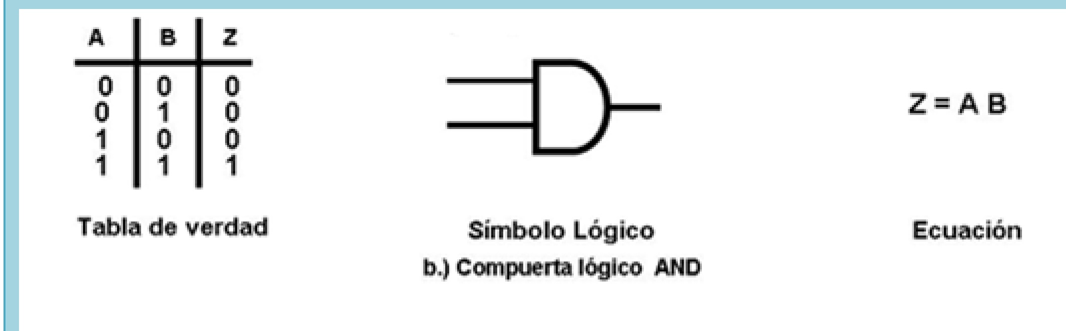


Figura 1b.

Compuerta NOT

La compuerta más sencilla es la compuerta inversora o NOT. La compuerta inversora es aquella en la cual su salida tiene un nivel bajo (“0”) cuando en su entrada presenta un nivel alto (“1”) y viceversa, es decir, su salida tiene un nivel alto (“1”) cuando en su entrada tiene un nivel bajo (“0”). La figura 1c.) presenta el símbolo lógico, la tabla de verdad y la ecuación característica de la compuerta NOT.

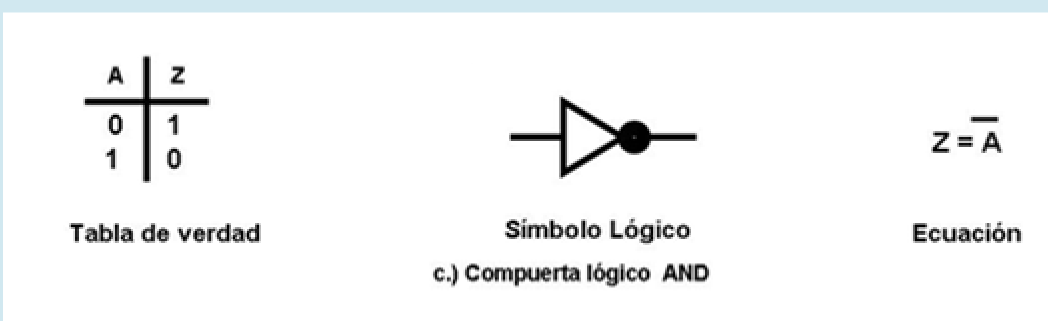
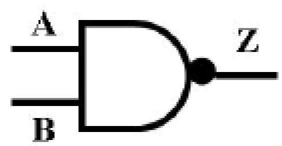


Figura 1c.

La correcta combinación de la compuerta NOT con las compuertas AND y OR produce una serie de compuertas complementarias como lo son: las compuertas NAND, NOR, OR-exclusiva y NOR-exclusiva, ver **figura Compuertas complementarias.** Las razones de la popularidad de las puertas inversoras (NOR y NAND) son:

A	B	Z
0	0	1
0	1	1
1	0	1
1	1	0

Tabla de Verdad



Simbolo Lógico

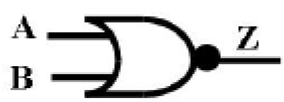
$Z = \overline{AB}$

Ecuación

2a Compuerta Lógica NAND

A	B	Z
0	0	1
0	1	0
1	0	0
1	1	0

Tabla de Verdad



Simbolo Lógico

$Z = \overline{A + B}$

Ecuación

2b. Compuerta Lógica NOR

Figura Compuertas Complementarias

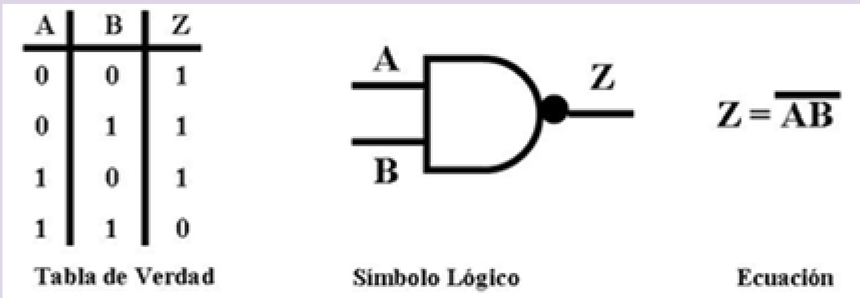
a) Baratas

b) Rápidas, y

c) Disipan menos potencia

Compuerta NAND

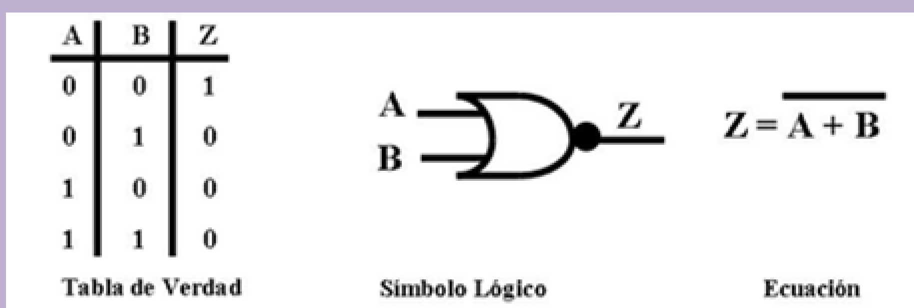
La compuerta NAND es equivalente a una compuerta AND seguida de una compuerta NOT, tal como se muestra en la figura 2a). El funcionamiento de esta compuerta es el siguiente: La salida presenta un nivel bajo solamente si todas las entradas están en nivel alto (“1”). La salida tiene un nivel alto si cualquiera de las entradas está en nivel bajo “0”).



2a Compuerta Lógica NAND

Compuerta NOR

La compuerta NOR es equivalente a una compuerta OR seguida de una compuerta NOT, tal como se muestra en la figura 2b.

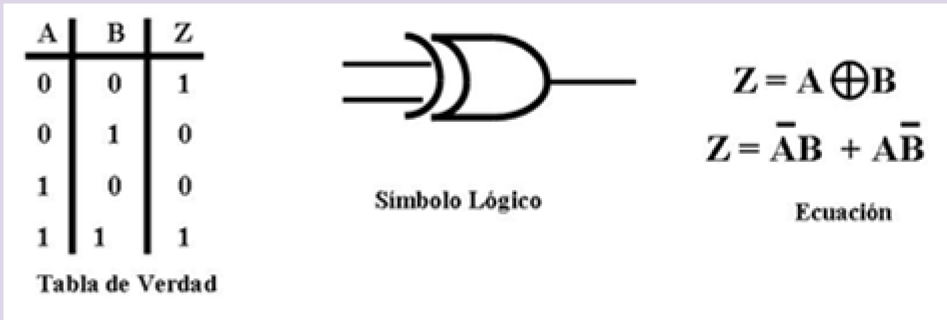


2b. Compuerta Lógica NOR

La compuerta NOR es aquella en la cual la salida presenta un nivel bajo o “0” si sus dos entradas está en un nivel alto o “1”y su salida presente un nivel alto ó “1” cuando al menos una de sus entradas tiene un nivel bajo o “0”. La figura 2b. se presenta el símbolo lógico, tabla de verdad y la ecuación característica de la compuerta NOR.

Compuerta OR-Exclusiva

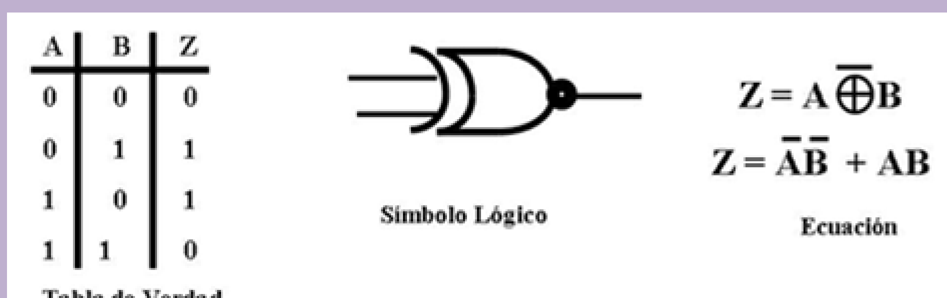
La compuerta OR-exclusiva es aquella en la cual la salida es un nivel bajo si sus entradas son iguales (son 0 ó 1) y presentan un nivel alto cuando sus entradas son diferentes. La figura 2c. muestra el símbolo lógico, tabla de verdad y la ecuación característica.



2.c Compuerta Lógica OR-EXCLUSIVA

Compuerta NOR-Exclusiva

La compuerta NOR-exclusiva es aquella en la cual la salida es un nivel bajo ("0") si las entradas son diferentes (son "0" ó "1") y presentan un nivel alto ("1") cuando sus entradas son iguales. La figura 2d. muestra el símbolo lógico, tabla de verdad y ecuación característica.



2.d Compuerta Lógica NOR-EXCLUSIVA

Función booleana

Una función booleana representa el análisis y síntesis de un problema determinado. Una función booleana depende de n-variables de entrada y representa a una sola salida.

Definición

Una función booleana es la combinación de variables (de entrada) y operadores lógicos que representan el análisis y/o síntesis de un problema determinado. Una función booleana en algunos casos se puede obtener a partir de una tabla de verdad.

Tabla de verdad

Una contribución fundamental del álgebra de Boole es el desarrollo del concepto de tabla de verdad. Una tabla de verdad captura e identifica las relaciones lógicas entre las n-variables de entrada y las m-funciones lógicas de salida en forma tabular.

ACTIVIDAD 1

Demuestra el teorema de absorción $xy+y=x$, el teorema de idempotencia $xx=xy$ *y* la expresión $x+1=1$ utilizando diagramas de Venn y mediante manipulaciones algebraicas.

Para enviar tu actividad puedes realizarla en un procesador de textos o elaborarla en papel y lápiz. Para poder enviarla deberás escanear tu actividad y guárdala en tu computadora, para a ello, presiona el botón **Examinar.** Localiza el archivo, ya seleccionado, presiona **Subir este archivo** para guardarlo en la plataforma.

ACTIVIDAD 2

Demuestra mediante manipulaciones algebraicas tablas de verdad los Teoremas de De Morgan (a+b)'=a'b' y (ab)'=a'+b'.

Para enviar tu actividad puedes realizarla en un procesador de textos o elaborarla en papel y lápiz. Para poder enviarla deberás escanear tu actividad y guárdala en tu computadora, para a ello, presiona el botón **Examinar.** Localiza el archivo, ya seleccionado, presiona **Subir este archivo** para guardarlo en la plataforma.

Bibliografía básica

Autor	Capítulo	Páginas

Sitios electrónicos

Sitio	Descripción

Tema 3. Técnicas de minimización de funciones

Objetivos del tema

Reconocer los fundamentos teóricos de las técnicas de minimización de funciones. Así mismo aplicar manipulación para representar las funciones booleanas de diferente forma.

Desarrollo

La expresión algebraica de una función booleana no siempre es fácil de reducir y generalmente exige cierta intuición e ingenio. Se han desarrollado muchas técnicas para ayudar a la reducción de una función booleana entre las cuales se encuentran el proceso algebraico y los mapas de Karnaugh, para estudiar estas técnicas descarga el documento sobre **Proceso algebraico y mapas de Karnaugh(ANEXO 1)**.

ACTIVIDAD 1

Revisa las presentaciones electrónicas sobre s **Lógica binaria** y **Mapas Karnaugh** y responde lo que se te pide seleccionando la respuesta correcta.

1. ¿Cuáles son los valores analógicos utilizados en la lógica negativa?

a) 0 Volts y +12 Volts

b) -5 Volts y +5 Volts

c) 5 Volts y 0 Volts

d) +12 Volts y 0 Volts

2. ¿Qué es una función booleana?

a) Es una combinación de variables continuas y operadores lógicos

b) Es una combinación de variables discretas y operadores lógicos

c) Es una combinación de variables discretas y operadores aritméticos

d) Es una combinación de variables continuas y operadores aritméticos

3. ¿Cuál es el número de variables permisibles y adecuadas para utilizar los mapas de Karnaugh?

a) Hasta 6

b) Mayor a 5

c) Entre 2 y 5

d) Menor a 8

4. ¿Cuáles son las compuertas lógicas complementarias?

a) Las compuertas OR, AND y NOR-exclusiva

b) Las compuertas NOR, NAND, OR-exclusiva y NOR-exclusiva

c) Las compuertas OR, AND y NOR-exclusiva

d) Las compuertas NOR, NAND y NOR-exclusiva

5. ¿Cuáles son los pasos para aplicar las leyes de De Morgan a una función booleana?

a) Negar cada uno de los lados de la igualdad, cambiar el operador que relaciona cada uno de los términos y negar cada término.

b) Negar todo el término, negar cada una de las variables e invertir el operador

c) Negar un lado de la igualdad, cambiar el operador que relaciona cada uno de los términos y negar cada término.

d) Negar cada uno de los lados de la igualdad, cambiar el operador que relaciona cada uno de los términos de cada lado de la igualdad y cambiar unos por ceros y ceros por unos, manteniendo las variables.

6. ¿Con qué tipo de señales trabaja la electrónica digital?

a) Señales continuas

b) Señales aleatorias

c) Señales discretas

d) Señales de potencia

7. ¿Cuál es el uso del algebra de Boole?

a) Sintetizar una función booleana

b) Construir una función discreta

c) Reducir una función booleana

d) Analizar una función discreta

8. Una Tabla de Verdad establece

a) la relación lógica entre variables de entrada y una función lógica de salida en forma tabular.

b) las relaciones lógicas entre n-variables de entrada y m-funciones lógicas de salida en forma tabular

c) la relación lógica entre dos variables de entrada y m funciones lógicas de salida en forma tabular.

d) la relación lógica entre n variables de entrada y una función lógica de salida en forma tabular.

9. ¿Cuántas variables se necesitan para tener un mapa de Karnaugh de 32 celdas?

a) 2

b) 5

c) 7

d)

10. ¿Qué es una compuerta lógica digital?

a) Es un dispositivo electrónico digital que modela una función básica del álgebra de Boole.

b) Es un dispositivo electromecánico que modela una función básica del álgebra de Boole.

c) Es un dispositivo electrónico que modela hasta 5 funciones básicas del álgebra de Boole.

d) Es un dispositivo industrial que modela una función básica del álgebra de Boole.

Autoevaluación

Elige la opción que conteste correctamente cada una de las siguientes oraciones.

1. ¿Cuáles son los valores analógicos utilizados en la lógica negativa?
   - a) 0 Volts y +12 Volts
   - b) -5 Volts y +5 Volts
   - c) 5 Volts y 0 Volts
   - d) +12 Volts y 0 Volts

2. ¿Qué es una función booleana?
   - a) Es una combinación de variables continuas y operadores lógicos
   - b) Es una combinación de variables discretas y operadores lógicos
   - c) Es una combinación de variables discretas y operadores aritméticos
   - d) Es una combinación de variables continuas y operadores aritméticos

3. ¿Cuál es el número de variables permisible para utilizar los mapas de Karnaugh?
   - a) Hasta 6
   - b) Mayor a 5
   - c) Entre 2 y 5
   - d) Menor a 8

4. ¿Cuáles son las compuertas lógicas complementarias?
   - a) Las compuertas OR, AND y NOR-exclusiva
   - b) Las compuertas NOR, NAND, OR-exclusiva y NOR-exclusiva
   - c) Las compuertas OR, AND y NOR-exclusiva
   - d) Las compuertas NOR, NAND y NOR-exclusiva

5. ¿Cuáles son los pasos para aplicar las leyes de Morgan?
   - a) Negar cada una de las variables, invertir el operador y negar todo el término
   - b) Negar todo el término, negar cada una de las variables e invertir el operador
   - c) Invertir el operador, negar todo el término y negar cada una de las variables,
   - d) Invertir el operador, negar cada una de las variables, negar todo el término

6. ¿Con qué tipo de señales trabaja la electrónica digital?
   - a) Señales continuas
   - b) Señales aleatorias
   - c) Señales discretas
   - d) Señales de potencia

7. ¿Cuál es el uso del algebra de Boole?
   - a) Sintetizar una función booleana
   - b) Construir una función discreta
   - c) Reducir una función booleana
   - d) Analizar una función discreta

8. ¿Qué es una Tabla de Verdad?

- ❍ a) Establece la relación lógica entre unas variables de entrada y una función lógica de salida en forma tabular.
- ❍ b) Identifica las relaciones lógicas entre n-variables de entrada y m-funciones lógicas de salida en forma tabular
- ❍ c) Establece la relación lógica entre unas variables de entrada y m funciones lógicas de salida en forma tabular.
- ❍ d) Establece la relación lógica entre n variables de entrada y una función lógica de salida en forma tabular.

9. ¿Cuántas variables se necesitan para tener un mapa de Karnaugh de 32 celdas?

- ❍ a) 2
- ❍ b) 5
- ❍ c) 7
- ❍ d) 4

10. ¿Qué es una compuerta lógica?

- ❍ a) Es un dispositivo digital que implementa una función básica del álgebra de Boole.
- ❍ b) Es un dispositivo físico que implementa una función básica del álgebra de Boole.
- ❍ c) Es un dispositivo electrónico que implementa has 5 funciones básicas del álgebra de Boole.
- ❍ d) Es un dispositivo industrial que implementa una función básica del álgebra de Boole.

Bibliografía básica

Autor	Capítulo	Páginas

Sitios electrónicos

Sitio	Descripción

LO QUE APRENDÍ

Para la solución de este problema utiliza la minimización de funciones mediante mapas de Karnaugh y álgebra booleana y los conceptos de función complemento y el teorema de De Morgan para obtener tu resultado.

Problema:

1.- Para la tabla mostrada encuentra las expresiones como suma de productos y como producto de sumas de la función f. Utiliza mapas de Karnaug.

2.- Expande la función mínima f a su expresión normalizada como suma de productos.

3.- A partir de la expresión f' (del mismo mapa para los valores ceros) encuentra la función f normalizada como suma de productos. Debes complementar la función f'.

4.- Compara las funciones encontradas en los puntos 2 y 3.

Glosario de la unidad

Álgebra de Boole.

El álgebra de Boole es una estructura definida sobre un conjunto de elementos, el cero y el uno; un conjunto de operadores binarios, * y. De tal manera que satisfacen los postulados de Huntington. Mediante las tablas de verdad mostradas se definen las operaciones + y.

Axioma.

Proposición válida evidente que no necesita demostración. Es aceptada como cierta y es la base de la ciencia.

Complemento.

En álgebra booleana es la negación de una proposición. Si el valor de una función es cero, el complemento es uno. Para cada elemento x perteneciente a B existe un elemento x' llamado el complemento de x tal que x+x'=1 y x.x'=0

Compuerta lógica.

Dispositivo electrónico formado con transistores que operan en saturación o corte, es decir sólo toman dos valores: encendido o apagado. Mediante los arreglos adecuados los transistores actuarán como operadores booleanos AND, OR y NOT.

Conjunto cerrado.

Es un conjunto en donde los límites están ubicados dentro del conjunto. Conjunto cerrado. Un conjunto S es cerrado con respecto a sus elementos si a cada par de elementos, la regla define sólo a un elemento también perteneciente al conjunto S.

Diagramas de Venn.

Ilustraciones formadas de círculos enmarcados en un rectángulo utilizadas en la teoría de conjuntos para demostrar las relaciones entre los conjuntos representados por círculos.

Elemento identidad.

El conjunto S tiene un elemento de identidad con respecto a la operación * si se cumple que e * x = x para toda x perteneciente a S.

Elemento inverso.

Un conjunto S que tiene un elemento de identidad e, tiene un elemento inverso para la operación * si se cumple que z * y = e.

El elemento inverso de x para la suma en el conjunto de los números reales es –x, pues x + (- x) = 0

El elemento inverso de x para la multiplicación en los números reales es 1/x, pues 1 * (1 / x) = 1. Para el conjunto de los números boleanos no existe el elemento inverso.

Forma canónica.

Todos los términos de una función contienen todas las variables sobre las que está definida.

Forma normalizada.

Expresiones booleanas como suma de productos o como productos de sumas, y en donde pueden no estar presentes todas las variables para las que está definida la función.

Función booleana.

Expresión de identidad que opera sobre el conjunto de los números binarios que cumple con los axiomas, teoremas y postulados del álgebra de Boole.

Mapas de Karnaugh.

Herramienta desarrollada a partir del teorema lógico de adyacencia y la representación gráfica de conjuntos binarios a partir de los diagramas de Venn que facilita la minimización de funciones como funciones normalizadas en suma de productos o productos de sumas.

Maxterminos.

Términos de una función como suma de las variables.

Minterminos.

Términos de una función como productos de las variables.

Operador And.

Operación lógica binaria definida por A+B= C donde A, B y C pertenecen al conjunto de los números binarios. Definida por 0+0=0, 0+1=1, 1+0=1, 1+1=1.

Operador binario.

Un operador binario definido en un conjunto S es una regla que asocia a cada par de elementos del conjunto S, un único elemento del conjunto S. Por ejemplo, el operador gato, asocia a los elementos a y b, únicamente el tercer elemento, c.

Operador Not.

Operación booleana que al aplicarla sobre una variable boolena da como resultado el complemento de la variable.

Operador Or.

Operación lógica binaria definida por A+B= C donde A, B y C pertenecen al conjunto de los números binarios. Definida por 0.0=0, 0.1=0, 1.0=0, 1.1=1.

Postulados.

Los postulados de un sistema algebraico definen las reglas, teoremas y propiedades del mismo.

Principio de Dualidad.

El dual de una expresión se obtiene siguiendo los siguientes pasos

(a) Cambiar "+" por "*" y viceversa.

(b) Cambiar "1" por "0" y viceversa.

Dual (a * a' = 0) => a + a' =1

Propiedad asociativa.

Un operador binario * en un conjunto S es asociativo si (x * y) * z = x * (y * z) para toda x, y, z pertenecientes a S. Para el conjunto de los números reales, esta propiedad se cumple.

Propiedad conmutativa.

Un operador binario * es conmutativo en S si se cumple que x * y = y * x para toda x y y pertenecientes a S. Para el caso de los números reales esta propiedad se cumple para las operaciones binarias de suma y multiplicación.

Propiedad de cerradura.

Para el caso del álgebra booleana la propiedad de cerradura está referida a las operaciones binarias AND y OR. Para ambas el conjunto de los números binarios es cerrado, es decir al relacionar dos elementos del conjunto de los números binarios con estos operadores, los resultados también pertenecen al conjunto de los números binarios.

Propiedad distributiva.

Propiedad distributiva. Si * y. Son operadores binarios en el conjunto S, se dice que * es distributivo con respecto a. Si se cumple que x*(y+z)= x*y + x*z.

Sistema algebraico.

Un sistema algebraico se define por un conjunto de elementos, un conjunto de operadores y los axiomas o postulados que norman sus relaciones.

Tablas de verdad.

Expresión en forma tabular mediante columnas y renglones de las posibles combinaciones que puede tener un conjunto de variables booleanas. Las columnas representan las funciones. Los renglones son todas las posibles combinaciones de las variables de entrada.

Teorema de absorción.

x+xy=x. En el álgebra booleana, la suma de una variable más la misma variable multiplicada por una variable diferente, da como resultado la misma primera varianble.

Teorema de Demorgan.

Teoremas de Demorgan. Este par de teoremas establece que el complemento de una suma de variables es igual al producto de las dos variables complementadas. Su expresión dual establece que el complemento de un producto de dos variables es igual a la suma de las dos variables complementadas.

Teorema.

Afirmación que puede ser demostrada mediante axiomas dentro de un grupo algebraico.

MESOGRAFÍA

Bibliografía básica

Bibliografía complementaria

Sitios electrónicos

ANEXO 1

PROCESO ALGEBRAICO

El proceso algebraico es una técnica para reducir de manera sistemática una función lógica utilizando las propiedades (teoremas y leyes) fundamentales del álgebra de Boole. Para entender en qué consiste la técnica mostramos una serie de ejemplos a continuación.

Ejemplo: Reduzca la siguiente función utilizando el Algebre de Boole

Solución:

$$f(A,B,C) = \overline{AB + C} + \overline{\bar{A}C\bar{B}} + AC(B + BA)$$

Primero marcamos cada uno de los minitérminos

$$f(A,B,C) = \underbrace{\overline{AB + C}}_{\mathrm{I}} + \underbrace{\overline{\bar{A}C\bar{B}}}_{\mathrm{II}} + \underbrace{AC(B + BA)}_{\mathrm{III}}$$

Factorizando el término III y utilizando el teorema de complemento

$$f(A,B,C) = \underbrace{\overline{AB + C}}_{\mathrm{I}} + \underbrace{\overline{\bar{A}C\bar{B}}}_{\mathrm{II}} + \underbrace{AC(\,B(1 + \cancel{A}))}_{\mathrm{III}}$$

y ordenando (propiedad conmutativa) la ecuación

$$f(A,B,C) = \overline{AB + C} + \overline{\bar{A}\bar{B}C} + ABC$$

Aplicando la ley de Morgan a los terminos I y II de la expresión anterior

$$f(A,B,C) = \overline{\overline{\overline{AB} + \overline{C}}} + \overline{\overline{\overline{\bar{A}\bar{B}} + \overline{C}}} + ABC$$

Con lo cual obtenemos la expresión

$$f(A,B,C) = (\,\overline{AB} + \overline{C}) + (\,\overline{\bar{A}\,\bar{B}} + \overline{C}) + ABC$$

A la expresión anterior aplicamos Morgan a los términos I y II

$$f(A,B,C) = \overline{\overline{(\bar{A} + \bar{B})}}\,\bar{C} + \overline{\overline{(\bar{\bar{A}} + \bar{\bar{B}} + \bar{C})}} + ABC$$

Se obtiene la siguiente expresión

$$f(A,B,C) = (\bar{A} + \bar{B})\,\bar{C} + (A + B + \bar{C}) + ABC$$

Utilizando la propiedad distributiva

$$f(A,B,C) = (\bar{A}\,\bar{C} + \bar{B}\,\bar{C}) + (A + B + \bar{C}) + ABC$$

Factorizando y utilizando el propiedad de complemento, se obtiene

$$f(A,B,C) = \bar{A}\,\bar{C} + C\,(\cancelto{1}{1 + B}) + A + B + ABC$$

$$f(A,B,C) = \bar{C}(\cancelto{1}{A + 1}) + A(\cancelto{1}{BC + 1}) + B$$

$$f(A,B,C) = A + B + \bar{C}$$

Mapas de Karnaugh

El método de los mapas de Karnaugh es un técnica gráfica que puede utilizarse para obtener los términos mínimos de una función lógica utilizando las variables que les son comunes. Las variables comunes a más de un término mínimo son candidatas a su eliminación. Aunque la técnica puede emplearse para cualquier número de variables, raramente se utiliza para más de seis. El mapa está formado por cajas (o celdas), cada una de las cuales representa una combinación única de las variables. Para una variable, solamente se necesitan dos cajas. Dos variables requieren cuatro combinaciones, ver **figura Mapa de Karnaugh para 2 variables**. Para tres variables se requieren $2^3 = 8$ cajas, ver figura 4.4 y para cuatro variables $2^4 = 16$ cajas, ver figura 4.5, etc.

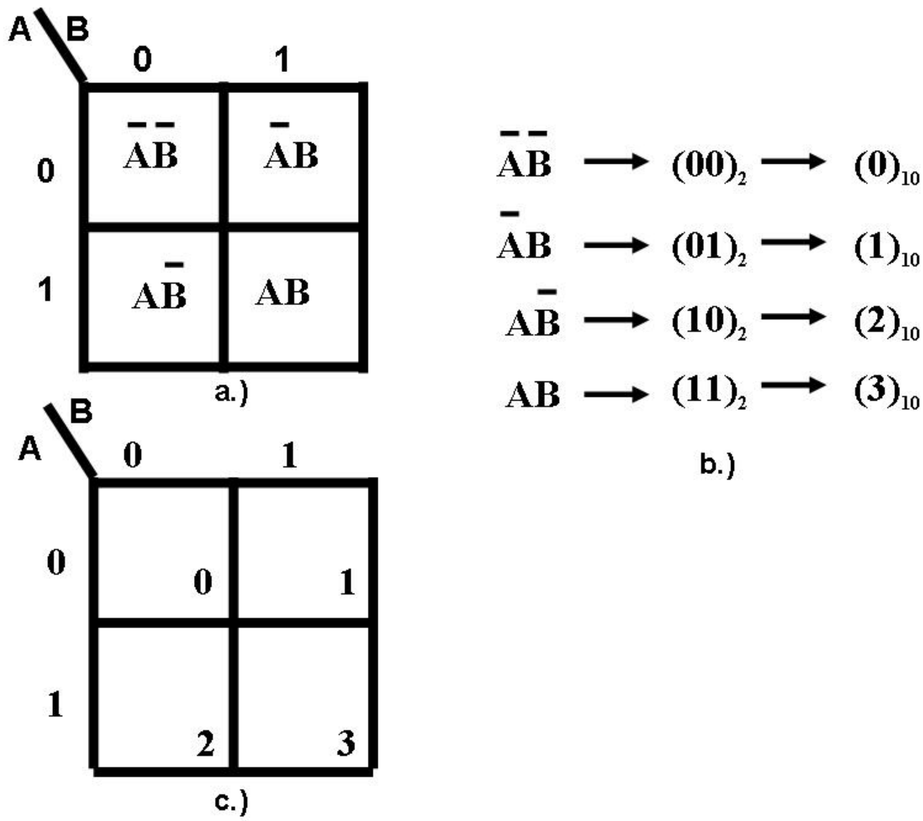


Figura Mapa de Karnaugh para 2 variables

La figura Mapa de Karnaugh para 2 variables muestra las cajas o celdas adyacentes del mapa de Karnaugh para dos variables. En dicha figura se muestra las cuatro únicas combinaciones del mapa, figura Mapa de Karnaugh para 2 variables a.). La figura Mapa de Karnaugh para 2 variables 3b muestra en forma binaria el valor lógico de cada una de las combinaciones en función de las dos variables, las cuales se pueden pasar al sistema decimal, con lo cual cada una de las cuatro combinaciones anteriores tiene una posición (en el sistema decimal) en cada una de las cajas o celdas en el mapa.

Para tres (ver figura Mapas de Karnaugh para 3 variables), cuatro (ver figura Mapas de Karnaugh para 4 variables) o más variables los mapas se construyen de forma que se solapen cada una de las variables a fin de producir todas las combinaciones requeridas.

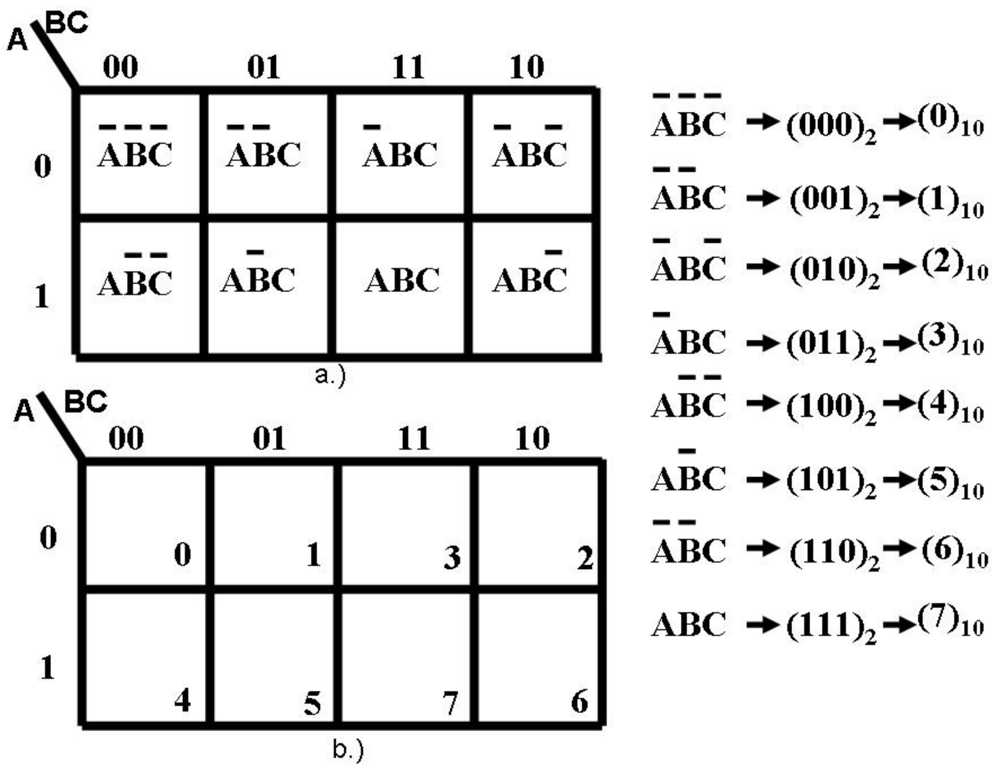


Figura Mapas de Karnaugh para 3 variables

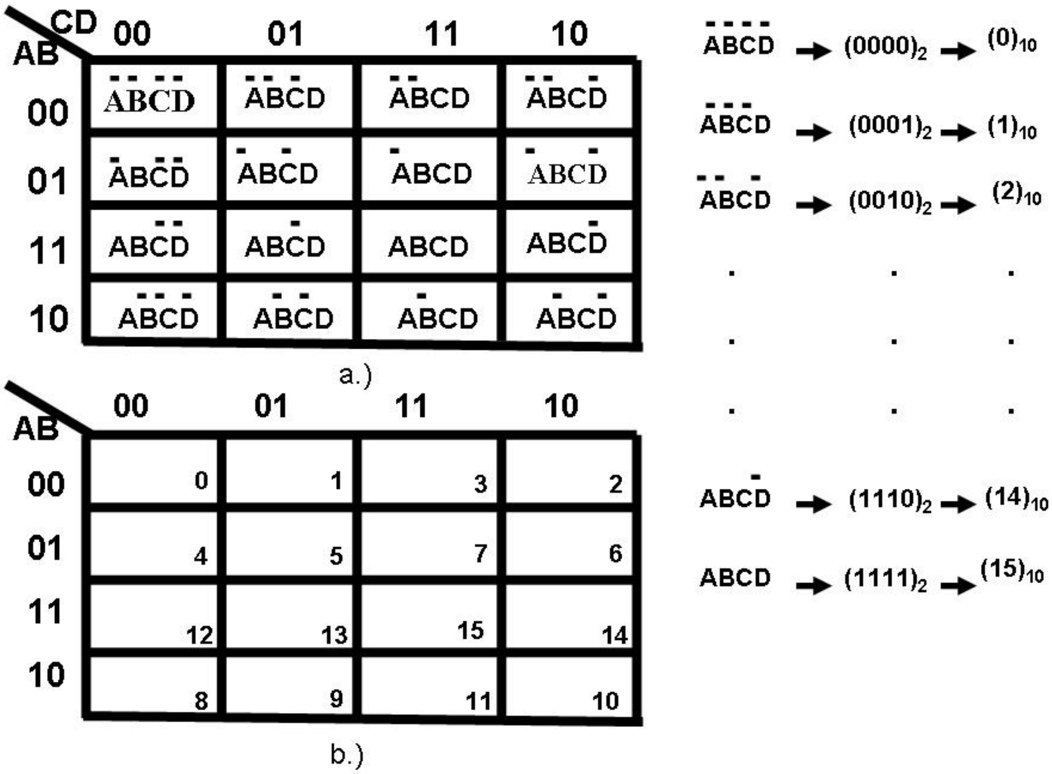


Figura Mapas de Karnaugh para 4 variables

Procedimiento de reducción utilizando mapas de Karnaugh

El proceso de reducción de una expresión booleana utilizando mapas de Karnaugh consiste de la aplicación de los pasos siguientes:

Paso 1

Definir el tamaño del Mapa de Karnaugh

El tamaño del mapa de Karnaugh se define en función del número de las variables de entrada (n) que forman la expresión booleana, por ejemplo si se tienen 3 ($n=3$) variables, el tamaño del mapa de Karnaugh es de 8 (2^n) celdas contiguas, si tuviera cuatro variables de entrada (n = 4) se forma o construye un Mapa de Karnaugh de 16 celdas ($2^4 = 16$), etc.

Paso 2

Depositar en cada una de las celdas el valor de “1” donde la función es verdadera y el valor de 0 en las celdas donde la función es falsa. Por claridad únicamente se depositan los “1”s.

Paso 3

Realizar encierros de cajas o celdas (cuyo contenido sea “1”) adyacentes y contiguos de tamaño 2^n, 2^{n-1},2^{n-2},…,2^0., cuyos contenidos tengan el valor de uno. Los encierros de celdas se deben realizar a partir de la potencia de 2 más alta y posteriormente se realizan encierros de una potencia de 2 menor que la anterior y así sucesivamente hasta 2^0.

Los encierros o agrupaciones de cajas o celdas adyacentes se realizan en cantidades de términos mínimos que deben ser potencias de dos, tales como 1, 2, 4 y 8. Estos grupos se conocen con el nombre de implicantes primos[1].

Las variables booleanas se van eliminando a medida que se logra el aumento de tamaño de estos grupos. Con el objeto de mantener la propiedad de adyacencia, la forma del grupo debe ser siempre rectangular, y cada grupo debe contener un número de celdas que corresponda a una potencia entera de dos.

Los unos adyacentes de un mapa Karnaugh de la figura Mapas de Karnaugh para 3 variables satisfacen las condiciones requeridas para aplicar la propiedad de complemento del álgebra de Boole. Dado que en el mapa Karnaugh de la figura Mapas de Karnaugh para 3 variables existen unos adyacentes, puede obtenerse una simplificación sencilla.

Paso 4

Se obtiene la función booleana reducida a partir de cada uno de los grupos (encierros) formados en el punto 3.

Paso 5

Realizar el diagrama lógico de la función reducida.

Para mostrar el procedimiento exponemos una serie de ejemplos a continuación.

Ejemplo: Utilizando los mapas de Karnaugh reduce la siguiente función booleana

Solución:

$$f(A,B,C)=\sum(3,5,6,7)$$

Paso 1

Esta función booleana depende de 3 variables (A, B y C) por lo tanto tenemos un mapa de Karnaugh de 8 celdas como se muestra en la **figura Mapas de Karnaugh para 3 variables**

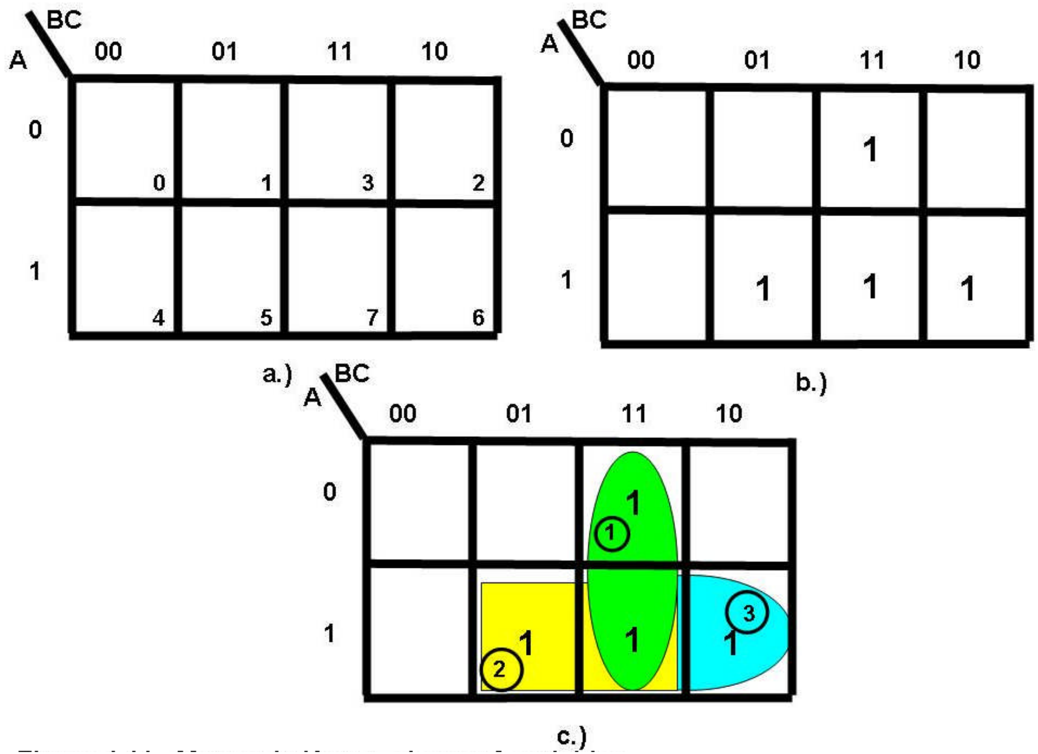


Figura Mapas de Karnaugh para 3 variables a-c

Nota

Cada una de las celdas que forman el mapa de Karnaugh se puede enumerar con la facilidad de vaciar el valor de “1“en cada una de las celdas, ver figura Mapas de Karnaugh para 3 variables a.

Paso 2

En cada una de las celdas que forman el mapa de Karnaugh se coloca el valor de 1 cuyos términos en la función sean verdaderos. A partir de la función observamos los términos que son verdaderos (3, 5, 6 y 7) y los términos que no son verdaderos (0, 1, 2 y 4), por claridad no se colocan los ceros, ver figura Mapas de Karnaugh para 3 variables b.

Paso 3

Agrupar las celdas en grupos de tamaño 2^n

Para agrupar (o realizar los encierros) las celdas cuyo contenido es uno, se agrupan las mismas en potencia de 2, a partir de la potencia mayor hacia una potencia menor o viceversa. En nuestro ejemplo utilizamos la primera forma, es decir, de mayor a menor. Empezamos preguntándonos si se pueden formar grupos de 8 celdas cuyo contenido es uno. No. Si la respuesta es No, preguntamos nuevamente. ¿Se pueden formar grupos de 4 celdas cuyo contenido es uno? No. Si la respuesta es No, preguntamos nuevamente. ¿Se pueden formar grupos de 2 celdas cuyo contenido es uno? Sí. Si la respuesta es Sí. Enumeramos todos los encierros de dos celdas formados en nuestro caso tenemos tres encierros de 2 celdas cada uno, ver figura Mapas de Karnaugh para 3 variables c. Y preguntamos nuevamente. ¿Se pueden formar grupos de una 1 celda cuyo contenido es uno? No. Si la respuesta es No, empezamos a obtener cada término de la función reducida a partir de todos los encierros encontrados.

Paso 4

Se obtiene la función booleana reducida a partir de cada uno de los grupos (encierros) formados en el punto 3. En este ejemplo, se formaron tres grupos de dos celdas cada uno, como se muestra en la figura Mapas de Karnaugh para 3 variables c. Cada celda con un uno tiene al menos una celda vecina con un 1, por lo que no quedaron grupos de una celda. Al analizar los grupos formados por dos celdas, se observa que todos los elementos unitarios se encuentran cubiertos por grupos de dos elementos. Una de las celdas se incluye en los tres “encierros”, lo que es permitido, en el proceso de reducción.

Para obtener la función lógica reducida procedemos de la manera siguiente. El primer grupo (encierro 1) nos proporciona el término: AC, el segundo grupo (encierro 2) nos proporciona el término: BC y finalmente el tercer grupo (encierro 3): AB, que finalmente agrupando los tres términos tenemos la función booleana reducida siguiente:

$$f(A,B,C) = AC + BC + AB$$

Paso 5

Finalmente a partir de la ecuación reducida construimos el circuito lógico correspondiente, el cual se muestra en la **figura Circulo lógico**.

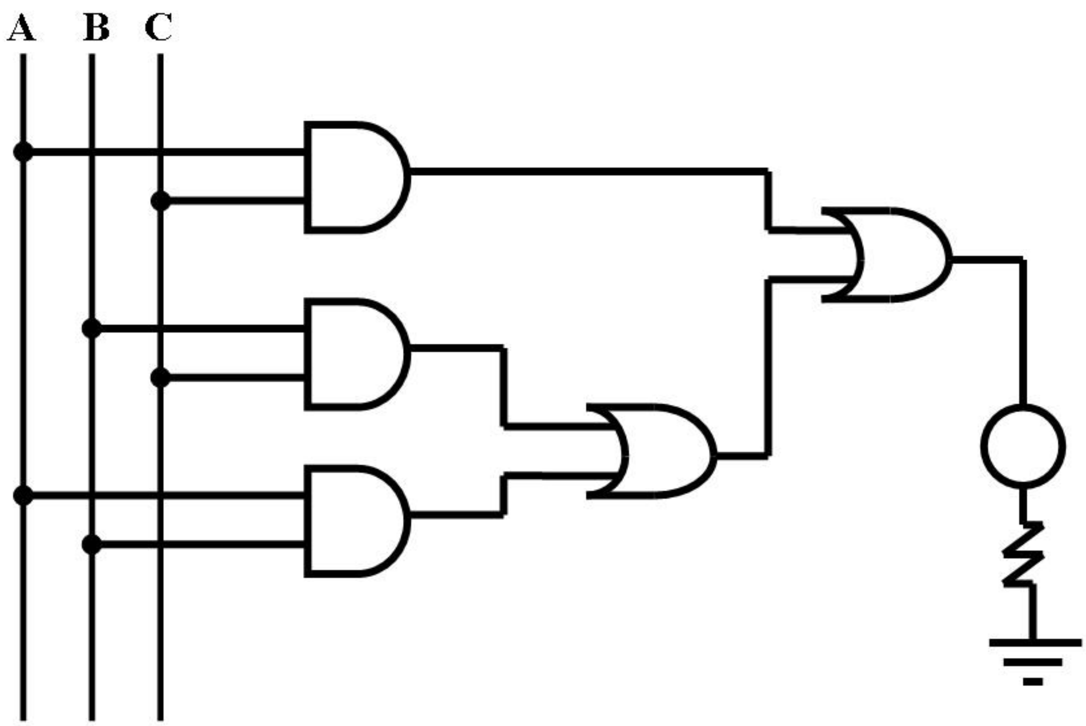


Figura Circulo lógico

Ejemplo: Utilizando los mapas de Karnaugh reduce la siguiente función

Solución:

$$f(A,B,C) = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + A\bar{B}C + AB\bar{C}$$

a partir de la función tenemos los términos y su equivalencia en binario y decimal.

$\bar{A}\bar{B}\bar{C} = (000)_2 = (0)_{10}$ $\quad\bar{A}\bar{B}C = (001)_2 = (1)_{10}$ $\quad\bar{A}B\bar{C} = (010)_2 = (2)_{10}$

$A\bar{B}\bar{C} = (100)_2 = (4)_{10}$ $\quad A\bar{B}C = (101)_2 = (5)_{10}$ $\quad AB\bar{C} = (110)_2 = (6)_{10}$

con lo cual la función se puede escribir de la manera siguiente:

$$f(A,B,C)=\sum(0,1,2,4,5,6)$$

En conclusión tenemos dos formas de colocar los 1 en cada una de las celdas del mapa de Karnaugh y son utilizando los términos de la expresión o utilizando la forma canónica de la función a reducir.

Nota
La representación de una función lógica a base de “1” se llama *forma canoníca* (lógica positiva).

Paso 1 Definir el tamaño del Mapa de Karnaugh

El tamaño del mapa de Karnaugh se define en función del número de las variables de entrada. Para este ejemplo se tienen 3 variables, el tamaño del mapa de Karnaugh es de 8 celdas, ver figura Mapas de Karnaugh para 3 variables

Paso 2 Vaciar los términos verdaderos en el mapa.

Depositar en cada una de las celdas el valor de 1 donde la función es verdadera y el valor de 0 en las celdas donde la función es falsa. Por comodidad únicamente se depositan los 1s. El mapa de Karnaugh con los “1”s en sus celdas es el siguiente

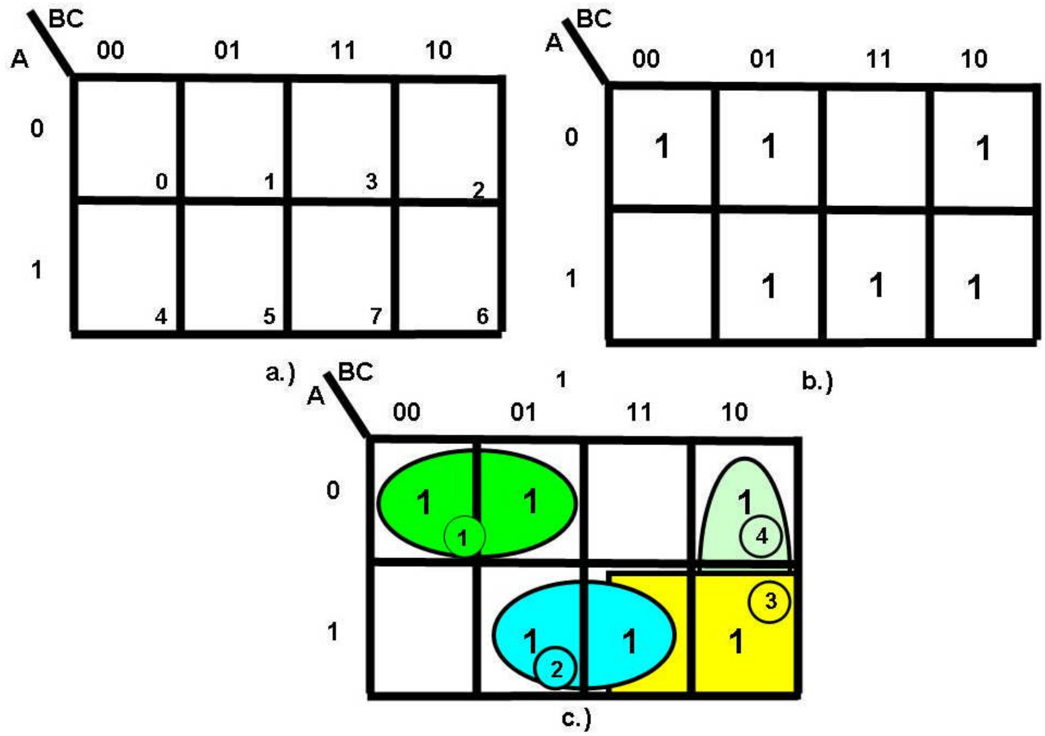


Figura Mapas de Karnaugh para 3 variables

Paso 3

Agrupar las celdas en grupos de tamaño 2^n

Para agrupar las celdas cuyo contenido es uno, se agrupan a partir de la potencia mayor hacia una potencia menor. Empezamos preguntándonos ¿se pueden formar grupos de 8 celdas cuyo contenido es uno? -No. Si la respuesta es No, preguntamos nuevamente. ¿Se pueden formar grupos de 4 celdas cuyo contenido es uno? -No. Si la respuesta es No, preguntamos nuevamente. ¿Se pueden formar grupos de 2 celdas cuyo contenido es uno? -Sí. Si la respuesta es Sí, numeramos todos los encierros de dos celdas formados; en nuestro caso tenemos cuatro encierros de 2 celdas cada uno, ver figura Mapas de Karnaugh para 3 variables c. Y preguntamos nuevamente. ¿Se pueden formar grupos de una 1 celda cuyo contenido es uno? No. Si la respuesta es No, empezamos a obtener cada término de la función reducida a partir de todos los encierros encontrados.

Paso 4

Se obtiene la función booleana reducida a partir de cada uno de los encierros formados en el punto 3. En este ejemplo, se formaron cuatro encierros de dos celdas cada uno, como se muestra en la figura Mapas de Karnaugh para 3 variables c. Cada celda con un uno tiene al menos una celda vecina con un 1, por lo que no quedaron grupos de una celda. Al analizar los grupos formados por dos celdas, se observa que todos los elementos unitarios se encuentran cubiertos por grupos de dos elementos. Dos celdas (celda 6 y 7) se incluyen en dos “encierros”, lo que es permitido, en el proceso de reducción.

Para obtener la función lógica reducida procedemos de la manera siguiente:

Encierro 1 nos proporciona el término: $\overline{A}\,\overline{B}$

Encierro 2 nos proporciona el término: AC

Encierro 3 nos proporciona el término: AB

Encierro 4 nos proporciona el término: $B\overline{C}$

$$f(A,B,C) = \overline{A}\,\overline{B} + AC + AB + B\overline{C}$$

Paso 5

Realizar el diagrama lógico de la función reducida.

Finalmente a partir de la ecuación reducida construimos el circuito lógico correspondiente, el cual se muestra en la **figura Circuito lógico**

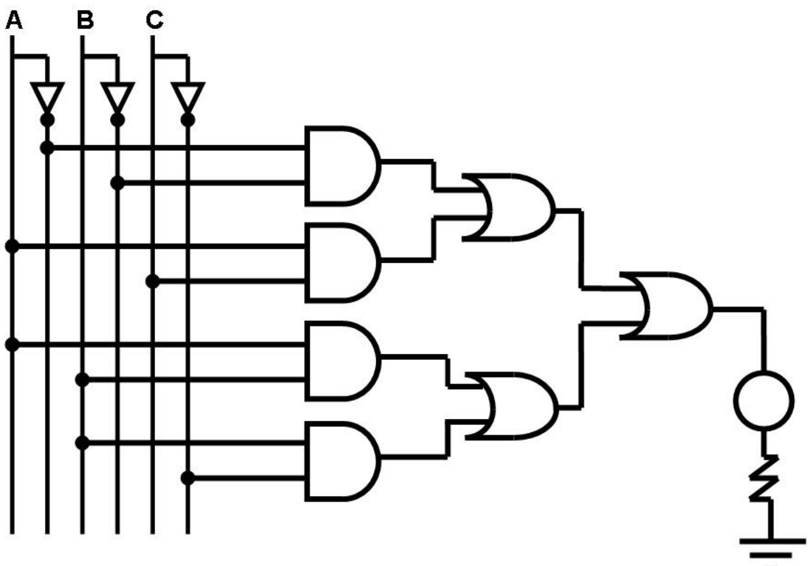
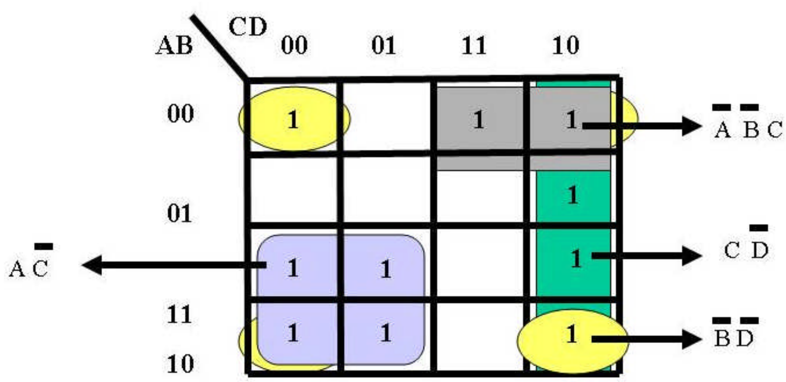


Figura Circuito lógico

Ejemplo Utilizando el mapa de Karnaugh reduzca la siguiente función booleana

$$f(A,B,C,D) = (0,2,3,6,8,9,10,12,13,14)$$

Solución



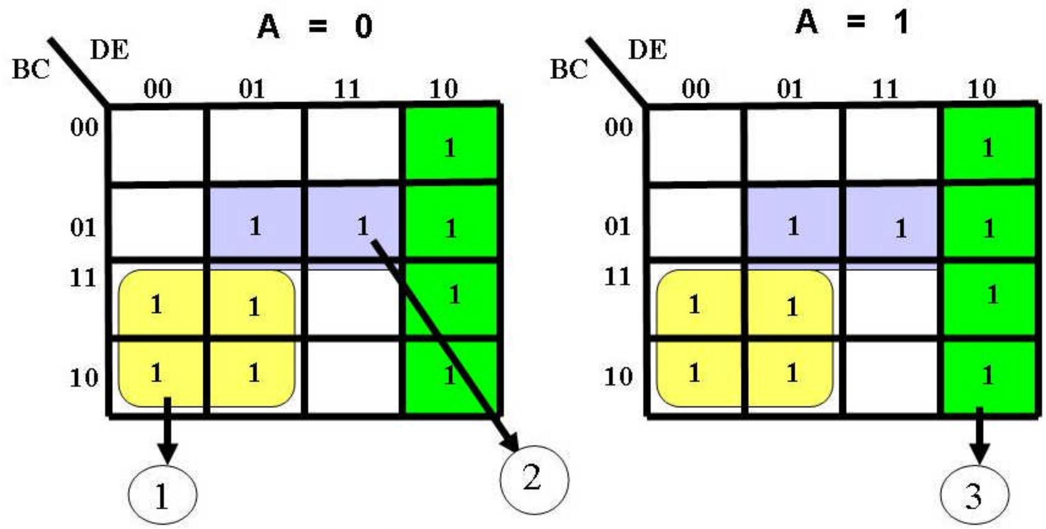
$$f(A,B,C,D) = A\bar{C} + \bar{B}\,\bar{D} + C\bar{D} + \bar{A}\bar{B}C$$

Figura Mapa de Karnaugh para 4 variables f(A, B, C, D)

Ejemplo: Utilizando mapas de Karnaugh reduzca la siguiente función booleana

F(A,B,C,D,E)= (2,5,6,7,8,9,10,12,13,14, 18,21,22,23,24,25,26,18,19,30)

Solución:



$$F(A,B,C,D,E) = B\overline{D} + \overline{B}\,C\,E + D\,\overline{E}$$

Figura Mapa de Karnaugh para 5 variables